(19)日本国特許庁 (JP)

(12) 公開特許公報(A)

(11)特許出顧公開番号 特開2000-299626 (P2000-299626A)

(43)公開日 平成12年10月24日(2000.10.24)

(51) Int.Cl. ⁷	識別記号	FΙ		テーマコード(参考)
H03K	17/08	H03K	17/08 C	
H02H	3/087	H02H	3/087	
H03K	17/687	H03K	17/687 A	

審査請求 未請求 請求項の数10 OL (全 16 頁)

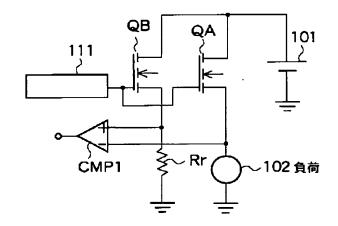
		·	
(21)出願番号	特願2000-33514(P2000-33514)	(71) 出顧人	000006895 矢崎総業株式会社
(22)出顧日	平成12年2月10日(2000.2.10)		東京都港区三田1丁目4番28号
		(72)発明者	朝倉 俊之
(31)優先権主張番号	特顏平11-74253		静岡県湖西市鷲津2464-48 矢崎部品株式
(32)優先日	平成11年2月14日(1999.2.14)		会社内
(33)優先権主張国	日本(JP)	(74)代理人	100083806
			弁理士 三好 秀和 (外8名)

(54) 【発明の名称】 電源供給制御装置

(57)【要約】

【課題】 シャント抵抗を不要として装置の熱損失を抑え、ある程度の短絡抵抗を持つ不完全短絡などのレアショートが発生した場合の異常電流に対しても高速応答を可能とし、集積化が容易で安価であり、かつエンジンルーム内等の環境条件の厳しい部位に設置することを可能とする。

【解決手段】 エンジンルーム等の環境条件の厳しい部位に配置され、温度センサ内蔵半導体素子QAと、この素子QAと並列接続されたリファレンスFETQB、温度センサ内蔵半導体素子QAの主電極間電圧とリファレンスFETQBの主電極間電圧とを比較するコンバレータCMP1の出力に応じて温度センサ内蔵半導体素子QA及びリファレンスFETQBの制御電極に制御電圧を供給するドライバ111とを備え、温度センサ内蔵半導体素子QAの異常電流を検知して、異常電流発生時には温度センサ内蔵半導体素子QAをオン/オフ制御して電流振動を生成し、この電流振動により、半導体素子QAを遮断する。



【特許請求の範囲】

【請求項1】 エンジンルーム等の環境条件の厳しい部位に配置され、

制御信号入力端子へ供給される制御信号に応じてスイッチング制御され電源から負荷への電力供給を制御する半 導体スイッチと、

前記半導体スイッチの端子間電圧の電圧特性とほぼ等価 な電圧特性を持つ基準電圧を生成する基準電圧生成手段 と.

前記半導体スイッチの端子間電圧と前記基準電圧との差 10 を検出する検出手段と、検出された端子間電圧と基準電圧との差に応じて前記半導体スイッチをオン/オフ制御する制御手段と、

を有することを特徴とする電源供給制御装置。

【請求項2】 前記基準電圧生成手段は、前記半導体スイッチおよび前記負荷に並列接続され、前記制御信号に応じてスイッチング制御される第2半導体スイッチと第2負荷とを直列接続した回路を備え、

前記第2半導体スイッチの端子間電圧を前記基準電圧と して生成することを特徴とする請求項1に記載の電源供 20 給制御装置。

【請求項3】 前記基準電圧生成手段の基準電圧が持つ 電圧特性は、前記半導体スイッチおよび前記負荷に正常 動作範囲での最大電流を超える目標電流が流れる状態に おける電圧特性とほぼ等価であることを特徴とする請求 項1または2に記載の電源供給制御装置。

【請求項4】 前記半導体スイッチと前記第2半導体スイッチは、オフ状態からオン状態へ遷移する際の端子間 電圧の過渡的な電圧特性について等価な特性を持つこと を特徴とする請求項2または3に記載の電源供給制御装置。

【請求項5】 前記第2半導体スイッチの電流容量は前記半導体スイッチの電流容量よりも小さく、前記負荷および前記第2負荷の抵抗値比は前記半導体スイッチおよび第2半導体スイッチと極力反比例するように設定したことを特徴とする請求項2、3または4に記載の電源供給制御装置。

【請求項6】 前記第2負荷は、複数個の抵抗を備え、前記第2負荷の抵抗値は、前記複数個の抵抗の選択接続により可変設定されることを特徴とする請求項2、3、4または5に記載の電源供給制御装置。

【請求項7】 前記負荷に直列接続または前記第2負荷 に並列接続された可変抵抗を有し、

前記第2負荷の抵抗値は、前記可変抵抗により可変設定されることを特徴とする請求項2、3、4、5または6 に記載の電源供給制御装置。

【請求項8】 前記制御手段は、検出された端子間電圧 と基準電圧との差が第1しきい値を超えたときに前記半 導体スイッチをオフ制御し、検出された端子間電圧と基 推露圧との差が第2人きい値を下回ったときに前記半導

体スイッチをオン制御することを特徴とする請求項1、 2、3、4、5、6または7に記載の電源供給制御装 置。

【請求項9】 前記半導体スイッチが過熱した場合に該 半導体スイッチをオフ制御して保護する過熱保護手段を 有することを特徴とする請求項1、2、3、4、5、 6、7、または8に記載の電源供給制御装置。

【請求項10】 前記半導体スイッチ、前記基準電圧生成手段、前記検出手段、前記制御手段または前記過熱保護手段は、同一チップ上に形成されることを特徴とする請求項1、2、3、4、5、6、7、8または9に記載の電源供給制御装置。

【発明の詳細な説明】

[0001]

【発明の属する技術分野】本発明は、電流振動型の過電 流遮断機能を有する電源供給制御装置に関する。

[0002]

【従来の技術】車両に使用されているワイヤーハーネスは、本来的にはコストダウン、車両組み付け性向上、軽量化等のため、できるだけ細径化したいという要請がある。また、デッドショート時等に車両の火災を未然に防止するために、大電流が流れるワイヤーハーネスは極力短くしたいという要請もある。

【0003】図12は、従来、一般に用いられているヘッドライト駆動制御機能を有するエンジンコントロールユニット(ECU)と、このECUを介してヘッドライトに電源を供給するバッテリの配置構成を示している。【0004】同図において、ECU201は車室内に設けられている。このECU201内にはリレー回路202が組み込まれており、このリレー回路202の接点側はワイヤーハーネス203aを介してバッテリ204の+端子に接続されている。また、ヘッドライト205はワイヤーハーネス203bを介してECU201内に設けられたシャント抵抗RSに接続されている。このシャント抵抗RSの他端は前記リレー接点側に接続される一方、シャント抵抗RSの両端にはコンパレータ206が接続され、ヘッドライトランプの過電流/断線検出が実行されている。

【0005】一方、ECU201内に設けられた機械式 のリレー回路202に代えて、図13に示すように、カレントミラー方式の半導体スイッチにより過電流/断線 検出を行うものも知られている。図13に示すものは、温度センサ内蔵半導体素子QAと副デバイスとなるリファレンスFETQBとの主電極間にシャント抵抗RSを介挿し、このシャント抵抗RSを流れる電流を検出することにより異常電流の発生を監視し、異常発生時にはドライバからの遮断指令により温度センサ内蔵半導体素子QAをオフさせて負荷102を保護している。

導体スイッチをオフ制御し、検出された端子間電圧と基 【0006】また、図14は、従来の半導体スイッチを 準電圧との差が第2しきい値を下回ったときに前記半導 50 備えた電源供給制御装置のより具体的な回路構成を示し

1

ている。本従来例の電源供給制御装置は、自動車におい てバッテリからの電源を選択的に各負荷に供給して、負 荷への電力供給を制御する装置である。

3

【0007】同図において、本従来例の電源供給制御装 置は、電源101の出力電圧VBをヘッドライトやパワ ーウィンドウの駆動モータ等々の負荷102に供給する 経路にシャント抵抗RSおよび温度センサ内蔵半導体素 子QFのドレインD-ソースSを直列接続した構成であ る。また、シャント抵抗RSを流れる電流を検出してハ ードウェア回路により温度センサ内蔵半導体素子QFの 10 駆動を制御するドライバ901と、ドライバ901でモ ニタした電流値に基づいて温度センサ内蔵半導体素子Q Fの駆動信号をオン/オフ制御するA/D変換器902 およびマイコン(CPU)903とを備えている。

【0008】半導体スイッチとしての温度センサ内蔵半 導体素子QFは、図示しない温度センサを内蔵して温度 センサ内蔵半導体素子QFが規定以上の温度まで上昇し た場合には、内蔵するゲート遮断回路によって温度セン サ内蔵半導体素子QFを強制的にオフ制御する過熱遮断 機能を備えている。また、図中のRGは抵抗であり、Z 20 D1はゲートG-ソースS間を12[V]に保ってゲー トGに過電圧が印加されようとした場合にこれをバイバ スさせるツェナーダイオードである。

【0009】また、本従来例の電源供給制御装置では、 負荷102または温度センサ内蔵半導体素子QFのドレ インD-ソースS間における過電流に対する保護機能を も備えている。即ち、ドライバ901は、電流モニタ回 路としての差動増幅器911.913と、電流制限回路 としての差動増幅器912と、チャージポンプ回路91 5と、マイコン903からのオン/オフ制御信号および 電流制限回路からの過電流判定結果に基づき、内部抵抗 RGを介して温度センサ内蔵半導体素子QFのゲートG を駆動する駆動回路914を備えて構成されている。

【0010】シャント抵抗RSの電圧降下に基づき差動 増幅器912を介して、電流が判定値(上限)を超えた として過電流が検出された場合には、駆動回路914に よって温度センサ内蔵半導体素子QFをオフ動作とし、 その後電流が低下して判定値(下限)を下回ったら温度 センサ内蔵半導体素子QFをオン動作させる。

【0011】一方、マイコン903は、電流モニタ回路 40 (差動増幅器911,913)を介して電流を常時モニ タしており、正常値を上回る異常電流が流れていれば、 温度センサ内蔵半導体素子QFの駆動信号をオフするこ とにより温度センサ内蔵半導体素子QFをオフ動作させ る。なお、マイコン903からオフ制御の駆動信号が出 力される前に、温度センサ内蔵半導体素子QFの温度が 規定値を超えていれば、過熱遮断機能によって温度セン サ内蔵半導体素子QFはオフ動作となる。

[0012]

来の電源供給制御装置にあっては、電流検出を行うため に電力の供給経路に直列接続されるシャント抵抗RSを 必要とした構成であり、近年の温度センサ内蔵半導体素 子QFのオン抵抗の低減に伴う負荷の大電流化により、 シャント抵抗の熱損失が無視できないという問題点があ る。

【0013】また、上述の過熱遮断機能や過電流制限回 路は、負荷102や配線にほぼ完全な短絡状態が発生し て大電流が流れる場合には機能するが、ある程度の短絡 抵抗を持つ不完全短絡などのレアショートが発生して小 さい短絡電流が流れた場合には機能せず、電流のモニタ 回路を介してマイコン903により異常電流を検出して 温度センサ内蔵半導体素子QFをオフ制御するしかな く、このような異常電流に対するマイコン制御による応 答性が悪いという事情もあった。

【0014】また、シャント抵抗RS、マイコン903 等が必要であるため、大きな実装スペースが必要であ り、またとれらの比較的高価な部品により装置コストが 髙くなってしまうという問題点もある。

【0015】さらに、電流検出用のシャント抵抗RS を、エンジンルーム内等の環境条件の厳しい部位に配置 することは、その抵抗値が温度変化により変化してしま い、低温時、常温時あるいは高温時において、過電流/ 断線検出の精度に大きなパラツキが生じ十分に機能を満 足することができなくなるため、環境条件の厳しくない 室内に配置するのが一般的であった。

【0016】このように、電源供給制御装置を含むエン ジンコントロールユニット等はエンジンルーム内に配置 できないため、バッテリと接続される大電流用のワイヤ ーハーネスが長くなってしまい、車両の重量化、コスト 増につながっていた。

【0017】本発明の目的は、上記従来の問題点や事情 を解決することにあり、電流検出を行うために電力の供 給経路に直列接続されるシャント抵抗を不要として装置 の熱損失を抑え、ある程度の短絡抵抗を持つ不完全短絡 などのレアショートが発生した場合の異常電流に対して も高速応答を可能とし、集積化が容易で安価であり、か つエンジンルーム内等の環境条件の厳しい部位に設置す ることができる電源供給制御装置を提供することにあ る。

[0018]

【課題を解決するための手段】上記の目的を達成するた めに本発明は、エンジンルーム等の環境条件の厳しい部 位に配置され、制御信号入力端子へ供給される制御信号 に応じてスイッチング制御され電源から負荷への電力供 給を制御する半導体スイッチと、前記半導体スイッチの 端子間電圧の電圧特性とほぼ等価な電圧特性を持つ基準 電圧を生成する基準電圧生成手段と、前記半導体スイッ チの端子間電圧と前記基準電圧との差を検出する検出手 【発明が解決しようとする課題】しかしながら、上記従 50 段と、検出された端子間電圧と基準電圧との差に応じて

前記半導体スイッチをオン/オフ制御する制御手段とを 有することを特徴としている。

【0019】また、前記基準電圧生成手段は、前記半導 体スイッチおよび前記負荷に並列接続され、前記制御信 号に応じてスイッチング制御される第2半導体スイッチ と第2負荷とを直列接続した回路を備え、前記第2半導 体スイッチの端子間電圧を前記基準電圧として生成する ことを特徴としている。

【0020】また、前記基準電圧生成手段の基準電圧が 持つ電圧特性は、前記半導体スイッチおよび前記負荷に 10 正常動作範囲での最大電流を超える目標電流が流れる状 態における電圧特性とほぼ等価であることを特徴として いる。

【0021】また、前記半導体スイッチと前記第2半導 体スイッチは、オフ状態からオン状態へ遷移する際の端 子間電圧の過渡的な電圧特性について等価な特性を持つ ことを特徴としている。

【0022】また、前記第2半導体スイッチの電流容量 は前記半導体スイッチの電流容量よりも小さく、前記負 荷および前記第2負荷の抵抗値比は前記半導体スイッチ および第2半導体スイッチの電流容量比と極力反比例す るように設定したことを特徴としている。

【0023】また、前記第2負荷は、複数個の抵抗を備 え、前記第2負荷の抵抗値は、前記複数個の抵抗の選択 接続により可変設定されることを特徴としている。

【0024】また、前記負荷に直列接続または前記第2 負荷に並列接続された可変抵抗を有し、前記第2負荷の 抵抗値は、前記可変抵抗により可変設定されることを特 徴としている。

【0025】また、前記制御手段は、検出された端子間 電圧と基準電圧との差が第1しきい値を超えたときに前 記半導体スイッチをオフ制御し、検出された端子間電圧 と基準電圧との差が第2しきい値を下回ったときに前記 半導体スイッチをオン制御することを特徴としている。

【0026】また、前記半導体スイッチが過熱した場合 に該半導体スイッチをオフ制御して保護する過熱保護手 段を有することを特徴としている。

【0027】さらに、前記半導体スイッチ、前記基準電 圧生成手段、前記検出手段、前記制御手段または前記過 熱保護手段は、同一チップ上に形成されることを特徴と している。

【0028】なお、前記半導体スイッチ、第2の半導体 スイッチには、電界効果型トランジスタ(FET)や静 電誘導型トランジスタ(SIT)、あるいはエミッタス イッチド・サイリスタ(EST)、MOS制御サイリス タ (MCT) 等のMOS複合型デバイスやIGBT等の 他の絶縁ゲート型パワーデバイス等のスイッチング素子 が該当する。また、これらのスイッチング素子はnチャ ネル型、Pチャネル型のいずれでも良い。

[0029]

【発明の実施の形態】図1は、本発明に係る電源供給制 御装置の配置構成を示す説明図である。

【0030】本発明において、電源供給制御装置110 は、車両のエンジンルーム内に配置することが可能とな っている。前述したように、一般に電源供給制御装置を その精度を落とすことなく、エンジンルーム内等の環境 条件の厳しい部位に配置することは、抵抗器等の電子部 品が温度変化により変化してしまい、機能を満足すると とができなくなる。

【0031】本発明では、図2に示すように、温度セン サ内蔵半導体素子となる温度センサ内蔵半導体素子QA と、この温度センサ内蔵半導体素子QAと並列接続され たリファレンスFETとなるリファレンスFETQB と、温度センサ内蔵半導体素子QAの主電極間電圧とリ ファレンスFETQBの主電極間電圧とを比較するコン パレータCMP1と、このコンパレータCMP1の出力 に応じて温度センサ内蔵半導体素子QA及びリファレン スFETQBの制御電極に制御電圧を供給するドライバ 111とを備え、温度センサ内蔵半導体素子QAの異常 20 電流を検知して、異常電流発生時には温度センサ内蔵半 導体素子QAをオン/オフ制御して電流振動を生成し、 との電流振動により、温度センサ内蔵半導体素子QAを 遮断するようにしている。図中、Rrはリファレンス抵 抗(後述する第2負荷)であり、この抵抗値を調節する ことにより、負荷102を接続した状態における温度セ ンサ内蔵半導体素子QAの端子間電圧の電圧特性と等価 な電圧特性を持つ基準電圧を生成する。

【0032】とのように本発明では、従来例のような電 流検出用のシャント抵抗を不要としているので、異常電 30 流の判定を周囲温度に影響されることなく行うことが可 能となる。

【0033】以下、本発明に係る電源供給制御装置の実 施の形態について詳細に説明する。以下の説明では、電 源供給制御装置は、例えば自動車においてバッテリから の電源を選択的にランプ等の各負荷に供給して、負荷へ の電力供給を制御する装置に適用した実施の形態例につ いて説明するが、本発明はこのような形態に限定される ものではなく、電源から負荷への電力供給をスイッチン グ制御する電源供給制御装置であればどのような形態で あっても適用可能である。

【0034】ととで、図3は本発明の第1の実施形態の 電源供給制御装置の回路構成図、図4は実施形態で使用 する温度センサ内蔵半導体素子の詳細な回路構成図、図 5、図6および図7は実施形態の電源供給制御装置が利 用する原理を説明する説明図、図8は短絡故障時および 通常動作時の実施形態の電源供給制御装置における半導 体スイッチの電流と電圧を例示する波形図、図9は本発 明の第2の実施形態の電源供給制御装置の回路構成図、 図10は本発明の第3の実施形態の電源供給制御装置の 50 回路構成図、図11は変形例の電源供給制御装置におけ

40

30

40

る第2負荷(抵抗)の構成を説明する回路図である。

【0035】[第1の実施形態]本発明の第1の実施形 態の電源供給制御装置について、図3を参照して説明す ると、本実施形態の電源供給制御装置は、電源101の 出力電圧VBを負荷102に供給する経路に、半導体ス イッチとしての温度センサ内蔵半導体素子QAのドレイ ンD-SAを直列接続した構成である。ここで、温度セ ンサ内蔵半導体素子QAにはDMOS構造のNMOS型 を使用しているがPMOS型でも実現可能である。

【0036】また同図において、温度センサ内蔵半導体 10 素子QAを駆動制御する部分については、リファレンス FETQB、抵抗R1, R2, R5, R8, R10, R G、Rr, RV、ツェナーダイオードZD1、ダイオー ドD1、コンパレータCMP1、駆動回路111および スイッチSW1を備えた構成である。なお、参照符号と して抵抗には"R"とそれに続く数字および文字を使用 しているが、以下の説明では参照符号として使用すると 共に、それぞれ該抵抗の抵抗値をも表すものとする。ま た、図3中の点線で囲った部分110aはアナログ集積 化されるチップ部分を示す。

【0037】負荷102は例えばヘッドライトやパワー ウィンドウの駆動モータ等々であり、ユーザ等がスイッ チSW1をオンさせることにより機能する。駆動回路Ⅰ 11には、コレクタ側が電位VPに接続されたソースト ランジスタQ5と、エミッタ側が接地電位(GND)に 接続されたシンクトランジスタQ6とを直列接続して備 え、スイッチSW1のオン/オフ切換えによる切換え信 号に基づき、ソーストランジスタQ5 およびシンクトラ ンジスタQ6をオン/オフ制御して、温度センサ内蔵半 導体素子QAを駆動制御する信号を出力する。なお図 中、VBは電源101の出力電圧であり、例えば12 [V] である。また、VPはチャージボンプの出力電圧 であり、例えばVB+10[V]である。

【0038】半導体スイッチとしての温度センサ内蔵半 導体素子QAは、より詳しくは図4に示すような構成を 備えている。図4において、温度センサ内蔵半導体素子 QAは、内蔵抵抗RG、温度センサ121、ラッチ回路 122及び過熱遮断用FETQSを備えている。なお、 ZD1はゲートG-ソースSA間を12[V]に保って ゲートGに過電圧が印加されようとした場合にこれをバ イパスさせるツェナーダイオードである。

【0039】つまり、本実施形態で使用する温度センサ 内蔵半導体素子QAは、温度センサ内蔵半導体素子QA が規定以上の温度まで上昇したことが温度センサ121 によって検出された場合には、その旨の検出情報がラッ チ回路122に保持され、ゲート遮断回路としての過熱 遮断用FETQSがオン動作となることによって、温度 センサ内蔵半導体素子QAを強制的にオフ制御する過熱 遮断機能を備えている。

【0040】温度センサ121は4個のダイオードが縦 50

続接続されてなり、実装上、温度センサ121は温度セ ンサ内蔵半導体素子QAの近傍に配置形成されている。 温度センサ内蔵半導体素子QAの温度が上昇するにつれ て温度センサ121の各ダイオードの抵抗値が減少する ので、FETQ51のゲート電位が"L"レベルとされ る電位まで下がると、FETQ5lがオン状態からオフ 状態に遷移する。これにより、FETQ54のゲート電 位が温度センサ内蔵半導体素子QAのゲート制御端子

(G) の電位にプルアップされ、FETQ54がオフ状 態からオン状態に遷移して、ラッチ回路122に"1" がラッチされるとととなる。このとき、ラッチ回路12 2の出力が"H"レベルとなって過熱遮断用FETQS がオフ状態からオン状態に遷移するので、温度センサ内 蔵半導体素子QAの真のゲート(TG)と温度センサ内 蔵半導体素子QAのソース(SA)が同電位になって、 温度センサ内蔵半導体素子QAがオン状態からオフ状態 に遷移して、過熱遮断されることとなる。

【0041】また、本実施形態の電源供給制御装置で は、負荷102または温度センサ内蔵半導体素子QAの ドレインD-ソースSA間において発生する短絡故障に よる過電流、或いは不完全短絡故障による異常電流に対 する保護機能をも備えている。以下、図3を参照して、 との保護機能を実現する構成について説明する。

【0042】先ず、特許請求の範囲にいう基準電圧発生

手段は、FET (第2半導体スイッチ) QBおよび抵抗 (第2負荷) Rrで構成されている。リファレンスFE TQBのドレインおよびゲートはそれぞれ温度センサ内 蔵半導体素子QAのドレイン(D)および真のゲート (TG) に接続され、リファレンスFETQBのソース (SB) は抵抗Rrの一方の端子に接続され、抵抗Rr の他の端子は接地電位(GND)に接続されている。と のように、リファレンスFETQBおよび温度センサ内 蔵半導体素子QAのドレイン(D)およびゲート(T G) を共通化することにより同一チップ(110a)へ の集積化を容易にすることができる。

【0043】また、リファレンスFETQBおよび温度 センサ内蔵半導体素子QAは同一プロセスで同一チップ (110a)上に形成されたものを使用している。本実 施形態における電流検出手法は、コンパレータCMP1 による温度センサ内蔵半導体素子QAのドレインーソー ス間電圧VDSAと基準電圧との差の検出によって行われ ることから、同一チップ上にリファレンスFETQBお よび温度センサ内蔵半導体素子QAを形成するころによ り、電流検出における同相的誤差要因、即ち電源電圧、 温度ドリフトやロット間のバラツキの影響を除去(削 減)することができる。さらに、抵抗Rr(第2負荷) をチップ110aの外部に設置しているので、基準電圧 へのチップ1100の温度変化の影響を受け難くすると とができ、高精度の電流検出を実現することができる。

【0044】また、リファレンスFETQBの電流容量

۵.

が温度センサ内蔵半導体素子QAの電流容量よりも小さくなるように、それぞれのFETを構成する並列接続のトランジスタ数を(リファレンスFETQBのトランジスタ数:1個)<(温度センサ内蔵半導体素子QAのトランジスタ数:1000個)となるように構成している。

【0045】さらに、抵抗Rrの抵抗値は、後述のように負荷102の抵抗値×(温度センサ内蔵半導体素子QAのトランジスタ:1000個/リファレンスFETQBのトランジスタ数:1個)の値となるように設定され 10る。との抵抗Rrの設定により、温度センサ内蔵半導体素子QAに正常動作の負荷電流(5[A])が流れたときに抵抗Rrに5[mA]の電流が流れると、温度センサ内蔵半導体素子QAと同じドレインーソース間電圧VDSをリファレンスFETQBに発生させることができる。また、以上のような回路規定により、リファレンスFETQBおよび抵抗Rrで構成される基準電圧発生手段の構成を極力小型化することができ、実装スペースを縮小して装置コストを低減することができる。

【0046】可変抵抗RVはチップ外部に設置され、抵 20 抗R 2 に並列に接続される。可変抵抗RVの抵抗値を変えることにより抵抗R2の抵抗値を等価的に可変設定する。即ち、抵抗R1、R2、RVは、温度センサ内蔵半導体素子QAのドレインーソース間電圧VDSAを抵抗値の比に基づく分圧比で分圧してコンパレータCMP1に供給する分圧手段に該当しており、該分圧比を抵抗RVの可変設定により調整する。これにより、基準電圧生成手段の固定された設定値(基準)に対してコンパレータCMP1の出力を"H"レベルから"L"レベルに切り替えるドレインーソース間電圧VDSのしきい値を変える 30 ことが可能となる。これにより、アナログ集積化する場合でも1種類のチップ110aで複数の仕様をカバーすることが可能となる。

【0047】コンパレータCMP1は、特許請求の範囲にいう検出手段の一部を成す。コンパレータCMP1の"+"入力端子には、温度センサ内蔵半導体素子QAのドレインD-ソースSA間電圧VDSを抵抗R1と抵抗R2をよび可変抵抗RVの並列抵抗(R2 | RV)とで分圧した電圧が抵抗R5を介して供給されている。また、コンパレータCMP1の"-"入力端子には、リファレンスFETQBのドレイン-ソース間電圧VDSBが供給されている。つまり、"-"入力端子に供給される電位より"+"入力端子に供給される電位が大きいときに出力は有効("H"レベル)となり、"-"入力端子に供給される電位が小さいときに無効("L"レベル)となる。なお、後述のように、コンパレータCMP1は一定のヒステリシスを持っている。

【0048】次に、以上説明した本実施形態の電源供給 使用した場合、電源電圧12[V]のとき、ドレイン電制御装置の回路構成を踏まえて、電源供給制御方法を説 50 流 ID=12[mA]だから、ゲートーソース間電圧V

明する。具体的な動作説明を行う前に、図5、図6および図7を参照して、本実施形態の電源供給制御装置が利用する原理について説明する。ここで、図5はオフ状態からオン状態への遷移時のドレインーソース間電圧の立ち下がり特性の説明図、図6は概念的回路図、図7は温度センサ内蔵半導体素子のドレイン電流とゲートーソース間電圧との特性を説明する説明図である。

【0049】半導体スイッチとして温度センサ内蔵半導体素子QAを使用した場合、電源101から負荷102への電力供給経路は、概念的に図6に示すような回路として表される。負荷102には電力供給経路の配線インダクタンスL0と配線抵抗R0とを含む。なお、経路または負荷102において短絡故障が発生した場合にはR0には短絡抵抗も含まれることとなる。ここで短絡抵抗は、本実施形態が適用対象としている自動車において負荷102をヘッドライトと仮定した場合には、上述の完全短絡(デッドショート)の場合に約40[mQ]以下であり、不完全短絡の場合は約40~500[mQ]である。

【0050】このような電力供給経路の一部を成す温度センサ内蔵半導体素子QAのドレイン-ソース間電圧VDSは、温度センサ内蔵半導体素子QAがオフ状態からオン状態へ遷移する際の立ち下がり電圧特性は図5に示すようになる。即ち、短絡の場合、基準負荷(通常動作)の場合、負荷102が抵抗1 [kΩ]の場合についての立ち下がり電圧特性である。とのように、立ち下がり特性は、電力供給経路および負荷の状態、即ち、経路が持つ配線インダクタンス並びに配線抵抗および短絡抵抗に基づく時定数に応じて変化する。

30 【0051】このようなドレイン-ソース間電圧VDSの特性の変化を利用して過電流検出を行う手法として、以下で説明する手法の他に、所定タイミングで所定しきい値との比較を行って過電流検出を行う手法が考えられるが、所定タイミングを規定する手段および所定しきい値との比較手段を構成するために、コンデンサや複数の抵抗といった部品を必要とし、これらの部品がばらつくと検出誤差となってしまうという問題がある。また、コンデンサが必要であり、該コンデンサはチップ内に搭載できないことから、外付け部品が必要となり、装置コストのアップ要因となってしまうという問題もあった。

【0052】図5において、温度センサ内蔵半導体素子QAがオン状態に遷移してドレイン-ソース間電圧VDSが飽和するまでの期間は、温度センサ内蔵半導体素子QAはピンチオフ領域で動作する。

【0053】また、負荷102の抵抗が1[kQ]のときのドレイン-ソース間電圧VDSの変化について、次のように考察できる。つまり、第1に、例えば、温度センサ内蔵半導体素子QAに日立製の「HAF2001]を使用した場合、電源電圧12[V]のとき、ドレイン電流LD=12[mA]だから、ゲートーソース関係EV



TGSは、ほぼしきい値電圧1.6[V]に維持される。 第2 に、駆動回路111によるゲート(G)への充電は 継続されるから、とのまま行くとゲートーソース間電圧 VTGSは上昇して行ってしまうが、ドレイン-ソース間 電圧VDSが低下して、ゲートードレイン間の容量CCDの 電荷を放電させるので、ゲートーソース間電圧VTCSに 達する電荷を吸収してしまうことになる。即ち、ドレイ ン-ソース間電圧VDSはゲート-ソース間電圧VTGSに 達した電荷が電位上昇を生じさせないだけの電荷をゲー トードレイン間の容量CGDから放電させるような速度で 10 降下することになる。これにより、ゲートーソース間電 圧VTCSは約1.6[V]に維持される。そして、ゲー トードレイン間電圧VTCDの低下につられてドレインー ソース間電圧V DSも低下する。なお、この時、電荷を吸 収する要因は2つあり、第1はゲートードレイン間電圧 VTCDの低下によるゲートードレイン間容量CCDの放電 (ミラー容量)であり、第2はn領域の空乏層減少によ るゲートードレイン間容量CGDの容量増大である。 【0054】また、負荷抵抗=1[kΩ]時のドレイン - ソース間電圧 V DSの変化について、次のような解釈も

11

可能である。つまり、温度センサ内蔵半導体素子QAが オン状態に遷移した後の各経過時点で、駆動回路111 によってゲート(G)の送られる充電電荷を吸収し、真 のゲート (TG)の電圧VTCSを一定に保つうようなド レイン-ソース間電圧VDSの値を表わしている。したが って、ある経過時間の後にドレイン-ソース間電圧VDS が図5の負荷抵抗=1[KG]時の曲線より上側にあれ ば、ゲートーソース間電圧VTGSは1.6[V]よりも 高くなっていることを意味する。なお、ドレインーソー ス間電圧VDSは図5の負荷抵抗=1[kΩ]時の曲線よ り下側に来ることはない。

【0055】さらに、同一経過時間における図5の負荷 抵抗=1 [k Ω] 時の曲線からの距離を Δ V DSGAPとす ると、△VDSGAP×CGD分の電荷をゲート−ソース間電 圧VTCSから引き去れば、ゲートーソース間電圧電圧VT CSは1. 6 [V] になることを意味する。換言すれば、 ゲート-ソース間電圧VTGSは1.6[V]からこの電 荷分だけ電位が上昇していることを意味する。このこと を式で示せば次式となる。

[0056]

【数1】

VTGS-1. $6 = \Delta VDSGAP \times CGD / (CGS \times CGD)$ 即ち、Δ V DSGAPは(ゲートーソース間電圧 V TGS - 1. 6 [V] に比例する。

【0057】また、ゲートーソース間電圧VTGSとドレ イン電流IDとの間には、図7の特性に示すように、比 例に近い1対1の関係がある。ここで、図7の特性は日 立製の「HAF2001」のものであり、図中のVGSは とこではゲートーソース間電圧VTGSに相当する。した がって、 ΔVDSCAPは図7の特性に示されるような対応

関係に基づいてドレイン電流IDを表すということがで きる。図7において、ドレイン電流 I D = 10 [A] 近 辺の分解能は約60[mV/A]である。即ち、1 [A]のドレイン電流 IDの変化が60 [mV]のゲー トーソース間電圧VTGSの変化に対応し、±5[A]の ドレイン電流IDの変化に対して±0.3「V」のゲー トーソース間電圧VTGSの変化が対応する。なお、この 分解能は従来例においてシャント抵抗RS=60 [m Ω] 相当の分解能に相当する。

12

【0058】なお、ドレイン電流IDがゼロの時はゲー トを充電する回路およびミラー容量だけでドレインーソ ース間電圧VDSの曲線は決まるが、ドレイン電流IDが 流れると、回路のインダクタンスLcおよび回路全体の 抵抗Rcの影響を受けることになる。ドレイン電流ID が増大するに連れてドレイン-ソース間電圧VDSの曲線 は浮き上がって行くが、完全短路(デッドショート)の ようにドレイン電流IDが大きくなると、ドレイン電流 I Dの立ち上り勾配はゲートを充電する回路による充電 速度で決まる一定値に収れんし、したがって、ゲートー 20 ソース間電圧VTGSの曲線も収れんすることとなる。な お、ゲートードレイン間電圧VTCDが変化ゼロであると きのゲート-ソース間電圧VTGSの曲線の立ち上がりで **決まるドレイン電流IDの立ち上がり勾配が極限勾配で** ある。

【0059】次に、再び図6に示す概念的回路図を参照 しながら、駆動回路111がオフ制御を行う時の温度セ ンサ内蔵半導体素子QAにおける動作(ドレインーソー ス間電圧VDSおよびドレイン電流IDの力関係)につい て詳細に説明する。

【0060】駆動回路111のソーストランジスタQ5 30 がオフ状態に遷移してシンクトランジスタQ6がオン状 態に遷移すると、真のゲート(TG)に蓄積された電荷 は抵抗RGおよびR8並びにシンクトランジスタQ6を 介して放電する。

【0061】との時、温度センサ内蔵半導体素子QAが オーミック領域にある間は、ゲート電荷が放電し、ゲー トーソース間電圧VTGSが低下してもドレイン電流ID には殆ど影響を受けない。またドレイン-ソース間電圧 VDSも殆ど変化しない。

40 【0062】温度センサ内蔵半導体素子QAがピンチオ フ領域に入ると、ゲート電荷の放電はゲートーソース間 電圧VTGSを低下させてドレイン電流IDを減少させよ うとするが、ドレイン電流 I Dは外部回路で決まる条件 で動作を続けようとするので、ドレイン-ソース間電圧 V DSが増加してゲートードレイン間容量C GDを充電する ことにより、ゲートの放電電荷量をキャンセルしてドレ イン電流IDへの影響を無くす働きをする。なお、ドレ イン-ソース間電圧VDSが変化できる範囲でこのうよう なカバー動作が続くことになる。また、この現象は、ド 50 レイン電流 I Dを変化させる力とドレイン-ソース間電 (8)

40

14

圧V DSを変化させる力の大小関係から生じるものであ り、ドレイン電流IDを変化させる力に比べてドレイン -ソース間電圧 VDSを変化させる力が圧倒的に弱いこと によるものである。

【0063】ドレイン電流IDの増加過程で駆動回路1 11がオフ制御を行うようになっても、同様に、ドレイ ン電流IDはドレイン-ソース間電圧VDSが変化(増 加)できる間は、該ドレイン-ソース間電圧VDSの変化 によってカバーされ、ドレイン電流 I Dは増加し続け る。ドレイン-ソース間電圧VDSが増加できなくなった 10 時点で、ドレイン電流 I Dはゲート電荷の放電のみで決 まる電位(ゲートーソース間電圧VTGS)に従って減少 する。すなわち、駆動回路111がオフ制御を行うよう になっても、ドレイン電流IDはドレイン-ソース間電 圧VDSの変化が終わるまではあまり影響を受けないこと になる。以上のメカニズムが温度センサ内蔵半導体素子 QAのオン/オフ動作の根源になっている。

【0064】最後に、ゲートを充電する回路が異なる と、同じ負荷電流に対してドレイン-ソース間電圧VDS の曲線は変わってくる。したがって、ゲート充電電流は 20 常に同じ条件を保つ必要がある。なお、ゲート充電電流 を減らせばドレイン-ソース間電圧VDSの曲線は上方に シフトすることになる。この性質を利用して、同じドレ イン電流 I Dに対してドレイン-ソース間電圧 V DSを増 大させるようにすれば、過熱遮断保護機能による過熱遮 断を促進させることができる。後述の過熱遮断促進回路 (過熱遮断促進回路) はこれを利用したものである。

【0065】次に、以上の考察を踏まえて、本実施形態 の電源供給制御装置の動作を説明する。先ず、温度セン サ内蔵半導体素子QAおよび基準電圧生成手段(リファ レンスFETQB、抵抗Rr)について説明する。温度 センサ内蔵半導体素子QAとリファレンスFETQBは 1000:1のカレントミラー (Current mirror) 回路 を構成し、両者のソース電位が等しいときは、ドレイン 電流 I DQA=1000×ドレイン電流 I DQBとなる。

【0066】したがって、温度センサ内蔵半導体素子Q Aのドレイン電流としてIDQA=5[A]、リファレン スFETQBのドレイン電流としてIDQB=5[mA] がそれぞれ流れているときは、温度センサ内蔵半導体素 子QAおよびリファレンスFETQBのそれぞれのドレ インーソース間電圧VDSとゲートーソース間電圧VTGS は一致する。即ち、V DSA= V DSB、V TCSA= V TGSBとな る。ここで、VDS=VDSBはそれぞれ温度センサ内蔵半 導体素子QA、リファレンスFETQBのドレインーソ ース間電圧であり、VTGSA=VTGSBはそれぞれ温度セン サ内蔵半導体素子QA、リファレンスFETQBのゲー トーソース間電圧である。

【0067】したがって、リファレンスFETQBが完 全にオン状態に遷移しているときは、抵抗Rrの両端に

導体素子QAに接続する5 「A] 負荷に等価なりファレ ンスFETQBの負荷として、抵抗Rrの抵抗値は、R r=12 [V] /5 [mA] -1. 4 [kΩ] として決 定される。

【0068】とのように、ここでは、温度センサ内蔵半 導体素子QAに5[A]の負荷電流が流れたときのドレ イン-ソース間電圧 V DSの値(曲線)を基準とするが、 温度センサ内蔵半導体素子QAに対してトランジスタ数 比(=電流容量比)の小さいリファレンスFETQBを 用いて基準電圧生成手段を構成することにより、基準電 圧生成手段をより小型化して、小さなチップ占有面積で 要求機能を実現できるわけである。さらに、上述のよう に、リファレンスFETQBと温度センサ内蔵半導体素 子QAと同一プロセスで、同一チップ上に構成すること により、ロット間ばらつき、温度ドリフトの影響を除去 することができて、検出精度を大幅に改善できる。

【0069】次に、ピンチオフ領域における動作につい て説明する。温度センサ内蔵半導体素子QAがオフ状態 からオン状態になると、ドレイン電流はIDQAは回路抵 抗で決まる最終負荷電流値を目指して立ち上がってい く。また、温度センサ内蔵半導体素子QAのゲートーソ ース間電圧VTGSAは、ドレイン電流 I DQAで決まる値を 取り、ドレインーソース間電圧VDSの低下によるコンデ ンサ容量CCDのミラー効果でブレーキをかけられなが ら、これも立ち上がっていく。さらに、リファレンスF ETQBのゲートーソース間電圧VTGSBは、リファレン スFETQBが抵抗Rr=1.4[kΩ]を負荷とする ソースフォロアとして動作することにより決まる。

【0070】また、温度センサ内蔵半導体素子QAのゲ ート-ソース間電圧VTGSAは、ドレイン電流IDQAの増 加に応じて大きくなっていくので、ゲートーソース間電 圧はVTGSB<VTGSAとなる。また、VDSA=VTGSB+VT OD, VDSB=VTGSB+VTGDの関係があるから、VDSA-VDSB=VTCSA-VTGSBとなる。ととで、ゲート-ソー ス間電圧の差VTGSA-VTGSBは、ドレイン電流IDQA-IDQBを表わすから、VTGSA-VTGSBを検出することに より、IDQAと基準電圧発生手段を流れる電流IDQBと の差を得ることができる。基準電圧発生手段を流れる電 流 I DQBは、V DSBが小さくなるにつれて(このときは VDSAも小さくなっている) IDQA=5 [A] に相当す る5 [mA] に近づくリファレンスFETQBのドレイ ン-ソース間電圧VDSBはコンパレータCMP1に直接 入力され、温度センサ内蔵半導体素子QAのドレインー ソース間電圧VDSAはR1と抵抗R2で分圧した値(と とでは可変抵抗RVについて考慮に入れないものとす る) がコンパレータCMP1に入力される。即ち、 【数2】 V DSA×R1/(R1+R2) ·······(1)

がコンパレータCMP1に入力されることになる。温度 センサ内蔵半導体素子QAがオン状態に遷移した直後 ほぼ電源電圧VBが印加されるから、温度センサ内蔵半 50 は、リファレンスFETQBのドレイン-ソース間電圧

VDSB>(1)であるが、温度センサ内蔵半導体素子Q Aのドレイン電流IDQが増加するに連れて(1)は増 加し、ついにはリファレンスFETQBのドレインーソ ース間電圧VDSBより大きくなり、この時、コンパレー タCMP1の出力は"H"レベルから"L"レベルに変 化して、駆動回路111のオフ制御により、温度センサ 内蔵半導体素子QAをオフ状態に遷移させる。

15

【0071】なお、コンパレータCMP1では、ダイオ ードD1と抵抗R5でヒステリシスが形成されている。 温度センサ内蔵半導体素子QAがオフ状態に遷移したと 10 き、駆動回路111のシンクトランジスタQ6によりゲ ート電位は接地され、ダイオードD1のカソード側と温 度センサ内蔵半導体素子QAのドレインD間の電位差 は、VDSA+0.7[V] (ツェナーダイオードZD1 *

 $VDSAth-VDSA=R2/R1\times VDSB$ (at 5 [mA]) (2)

過電流判定値は(2)式で決まることになる。なお、過 電流判定値を変更するには、チップ110 a 外部に接地 されている抵抗R2に並列接続の可変抵抗RVを調整す る。可変抵抗RVの抵抗値を小さくすることにより過電 流判定値を下方にシフトさせることができる。

【0074】次に、オーミック領域における動作につい て説明する。配線が正常な状態で、温度センサ内蔵半導 体素子QAがオン状態に遷移すると、温度センサ内蔵半 導体素子QAは連続的にオン状態を維持することとなる ので、ゲート-ソース間電圧VTGSA、VTGSBは10

Ж $VDSB = 5 [A] \times 30 [m\Omega] = 0.15 [V]$

 $VDSA = IDQA \times 30 [m\Omega]$

 $VDSA-VDSB=30 [m\Omega] \times (IDQA-5[A]) \cdots (3)$

また、配線の短絡等でドレイン電流IDQAが増加すると 式(3)の値が大きくなり、過電流判定値を超えると温 30 度センサ内蔵半導体素子QAをオフ状態に遷移させる。 この後は上記ピンチオフ領域の状態に移り、温度センサ 内蔵半導体素子QAはオン状態およびオフ状態への遷移 を繰り返して、最終的に過熱遮断に至る。なお、過熱遮 断に至る前に、配線が正常に復帰すれば、(間欠的短絡 故障の例)、温度センサ内蔵半導体素子QAは連続的に オン状態を維持するようになり、オーミック領域の動作 に戻る。

【0077】図8には、本実施形態の電源供給制御装置 における温度センサ内蔵半導体素子QAの電流と電圧の 波形図を例示している。とこで、図8(a)はドレイン 電流ID(A)を、図8(b)はドレイン-ソース間電 圧V DSをそれぞれ示し、図中、②は正常動作の場合、③ は過負荷(ソース〜負荷間の配線短絡抵抗を含む)の場 合である。

【0078】する。

【0079】過負荷状態の場合(図中②)は、上述のよ うに温度センサ内蔵半導体素子QAのオン/オフ制御を 繰り返して行って、温度センサ内蔵半導体素子QAの周 期的な発熱作用によって、過熱遮断の保護機能を働かせ 50 スおよび装置コストをより削減することができる。

*の順方向電圧) になるので、抵抗R1→抵抗R5→ダイ オードD1の経路で電流が流れ、コンパレータCMP1 の"+"入力端子の電位は、駆動回路111がオン制御 しているときより低下する。したがって、オフ状態に遷 移したときより小さいドレイン-ソース間電圧の差VDS A-V DSBまで温度センサ内蔵半導体素子QAはオフ状態 を維持し、その後オン状態に遷移することとなる。な お、ヒステリシス特性の付け方にはいろいろな方法があ るが、これはその一例である。

【0072】温度センサ内蔵半導体素子QAがオフ状態 に遷移するときのドレイン-ソース間電圧 V DSAをしき い値VDSAthとすると、次式が成立する。

[0073]

【数3】

※ [V] 近くまで達し、温度センサ内蔵半導体素子QA. リファレンスFETQBともオーミック領域で動作す る。

【0075】この領域ではゲートーソース間電圧VGSと 20 ドレイン電流 I Dの間には1対1の関係は無くなる。日 立製の「HAF2001」の場合、オン抵抗はゲートー ソース間電圧 V GS= 10 [V] のとき、R DS (ON) = 3 0 [mΩ] であるので、次式となる。

[0076]

【数4】

ている。

【0080】以上説明したように、本実施形態の電源供 給制御装置では、電流検出を行うために電力の供給経路 に直列接続される従来のようなシャント抵抗を不要と し、シャント抵抗を用いずに高精度の過電流検出が可能 であり、装置全体としての熱損失を抑えることができ、 また、完全短絡による過電流検出のみならず、ある程度 の短絡抵抗を持つ不完全短絡などのレアショートが発生 した場合の異常電流をもハードウェア回路によって連続 的に検出可能である。

【0081】また、マイコンを用いないハードウェア回 40 路のみで構成して半導体スイッチのオン/オフ制御を行 えるため、電源供給制御装置の実装スペースを縮小で き、装置コストを大幅に削減することができる。 【0082】また、本実施形態と同様に、ドレイン-ソ ース間電圧VDSの特性の変化を利用するものの所定タイ ミングで所定しきい値との比較を行って過電流検出を行 う他の手法と比較して、コンデンサや複数の抵抗といっ た部品が不要になるので、該部品のバラツキによる検出 誤差がより低減できるとともに、チップ110aに対す る外付けコンデンサも不要であることから、実装スペー

【0083】さらに、可変抵抗RVの調整により、負荷 102の種別(ヘッドランプ、駆動モータ等)に応じた 完全短絡、不完全短絡の切り分けを確実に検出すること が可能となり、短絡故障に対する保護を精度良く行うと とができる。

【0084】 (第2の実施形態) 次に、第2の実施形態 の電源供給制御装置について、図9を参照して説明す る。本実施形態の電源供給制御装置の構成は、図3の第 1の実施形態の構成に対して、抵抗R3, R4, R6, 2を付加した構成である。なお、図9中の点線で囲った 部分110bはアナログ集積化されるチップ部分を示 す。

【0085】即ち、ゲート-ソース間を抵抗R9で接続 したFETQ1のゲートに、ツェナーダイオードZD2 および抵抗R6を介して温度センサ内蔵半導体素子QA の真のゲートTGを接続し、FETQ1のドレインを抵 抗R4を介してVB+5[V]に接続し、FETQ1の ソースを温度センサ内蔵半導体素子QAのソースSAに米 *接続している。また、抵抗RIに対して並列に、抵抗R 3とFETQ2のドレインとを接続した回路を接続し、 FETQ2のオン/オフ制御によって温度センサ内蔵半 導体素子QAのドレイン-ソース間電圧VDSAの分圧を 変えるように構成している。

【0086】次に、本実施形態の電源供給制御装置の動 作を説明する。先ず、ピンチオフ領域における動作につ いて説明する。第1の実施形態と同様に、リファレンス FETQBのドレイン-ソース間電圧VDSBはコンパレ R9、FETQI, Q2およびツェナーダイオードZD 10 ータCMPIに直接入力され、温度センサ内蔵半導体素 子QAのドレイン-ソース間電圧VDSAは抵抗R1,R 3の並列抵抗(R1 | R3)と抵抗R2で分圧した値 (ことでは可変抵抗RVについて考慮に入れないものと する)がコンパレータCMP1に入力される。 【0087】即ち、次式の値がコンパレー夕CMP1に

入力されることになる。

[0088]

【数5】

 $VDSA \times (R1 | R3) / ((R1 | R3) + R2) \cdots (1')$

温度センサ内蔵半導体素子QAがオン状態に遷移した直 後は、リファレンスFETQBのドレイン-ソース間電 圧VDSB>(1')であるが、過負荷状態では、温度セ ンサ内蔵半導体素子QAのドレイン電流IDQAが増加す るに連れて(1')は増加し、ついにはリファレンスF ETQBのドレイン-ソース間電圧V DSBより大きくな り、この時、コンパレータCMP1の出力は"H"レベ※

※ルから"L"レベルに変化して、温度センサ内蔵半導体 素子QAをオフ状態に遷移させる。

【0089】温度センサ内蔵半導体素子QAがオフ状態 に遷移するときのドレイン-ソース間電圧 V DSAをしき い値VDSAthとすると、次式が成立する。

[0090]

【数6】

 $VDSAth-VDSA=R2/(R1|R3)\times VDSB$ (2')

過電流判定値は(2′)式で決まることになる。なお、 過電流判定値を変更するには、第1の実施形態と同様 に、チップ110a外部に接地されている抵抗R2に並 列接続の可変抵抗RVを調整する。可変抵抗RVの抵抗 値を小さくするととにより過電流判定値を下方にシフト させるととができる。

【0091】オーミック領域における動作や図8を参照 して説明した動作等については第1の実施形態と同様で あるので省略する。

★【0092】次に、過電流判定値について考察する。と 30 とでは、過電流判定値はピンチオフ領域、オーミック領 域とも同一の値を用いるとする。

【0093】先ず、ピンチオフ領域における△(VDSA) -VDSB) /△IDを求める。HAF2001の特性曲 線より、次式が得られる。

[0094]

【数7】

 $\triangle V TGSA/\triangle I DQA = 60 [mV/A] \cdots (4)$

 $\triangle V TGSA = \triangle (V DSA - V DSB) \times 2 CGD / (CGS + 2 CGD)$

 $= \triangle (VDSA - VDSB)$

 $\times 2 \times 1200 pF/(1800 pF + 2 \times 1200 pF)$

【数9】

 $=\Delta (VDSA-VDSB) \times 0.57 \cdots (5)$

式(4), (5)より、

☆ ☆【数8】

 $\triangle (VDSA-VDSB) / \triangle 1D = 105 [mV/A] \cdots (6)$

となる。

♦ - V DSB)/△IDは、式(3)より、

【0095】また、オーミック領域における△(V DSA ◆

 $\triangle (VDSA-VDSB) / \triangle ID = 30 [mV/A] \cdots (7)$

となる。

【0096】式(6), (7)を比較すると、ピンチオ フ領域ではオーミック領域より電流感度が敏感になり、 50 策としては、ピンチオフ領域とオーミック領域で過電流

オーミック領域で適切な過電流判定値でも、ピンチオフ 領域では低すぎて引っ掛かり過ぎる恐れがある。との対 判定値を変える方法がある。第1の実施形態の構成に対して本実施形態で付加された回路がこの対策回路である。 【0097】ピンチオフ領域かオーミック領域かの判定

【0097】ピンチオフ領域かオーミック領域かの判定は、ゲートーソース間電圧VTGSAの大きさで行う。ドレイン電流IDが増えるに連れてピンチオフ領域のゲートーソース間電圧VTGSAは大きくなるが、完全短絡(デッドショート)の場合でも5[V]を超えることはない。したがって、ゲートーソース間電圧VTGSA>5[V]であればオーミック領域にあると判定できる。

【0098】温度センサ内蔵半導体素子QAがオン状態に遷移した直後は、FETQ1はオフ状態で、FETQ2はオン状態に遷移させるためには、電源電圧VB以上の電圧、例えばVB+5 [V]が必要となる。

【0099】ツェナーダイオードZD2のツェナー降伏 電圧を5 [V] -1.6 [V] (FETQ1のしきい値 電圧) に設定すれば、ゲートーソース間電圧VTCSA>5 (V] になるとFETQ1がオン状態に遷移し、FET Q2がオフ状態に遷移するので、抵抗R2に並列に入っ 20 ていた抵抗R3が回路的に除去されることとなる。

【0100】ドレインーソース間電圧VDSAの圧縮率が小さくなるので、過電流と判定されるドレインーソース間電圧の差VDSA-VDSBがより小さくなる。これによりオーミック領域では対策前より少ない電流値で過電流判定されるようになる。

【0101】しかし、本実施形態における付加回路による対策を行わなくても、実用的には問題ない可能性がある。つまり、ピンチオフ領域では最終負荷電流値が小さいときは、ピンチオフ領域内で完全に立ち上がってしま 30 う。即ち、ピンチオフ領域内で最終負荷電流値に達するが、最終負荷電流値が大きい場合には、ピンチオフ領域内ではまだ立ち上がり途上にあり、ピンチオフ領域の電流値は、完全短絡(デッドショート)の場合でも最大40[A]位に制限される。

【0102】つまり、最終負荷電流値が大きくなるに連れて、ある一定の勾配を持った電流立ち上がり特性に収れんし、最終負荷電流値の差ほどドレインーソース間電圧VDSAの差がつかなくなる。この現象があるため、ピンチオフ領域の電流感度が大きくても、ドレインーソー 40 ス間電圧の差VDSA-VDSBが大きくならず、基準電圧生成回路における電流値の選択しだいで本実施形態のような付加回路による対策を用いなくても、第1の実施形態の構成によって、実用的な過電流検出保護を行う電源供給制御装置を実現できる。

【0103】本実施形態の電源供給制御装置では、第1の実施形態で詳述したものと同等の効果を奏することができる。

【0104】ことで最後に、過電流制御の考え方について整理しておく。基本構想としては次の通りである。先 50

ず、配線が正常なときは温度センサ内蔵半導体素子QAがオン状態に遷移するとオーミック領域に入り、配線が正常である限り、オーミック領域に留まり、温度センサ内蔵半導体素子QAはオン状態を維持し続ける。次に、配線に異常が発生して、電流が増えドレインーソース間電圧の差VDSA-VDSBが過電流判定値を超えると、温度センサ内蔵半導体素子QAはオフ状態に遷移し、ピンチオフ領域に入る。配線異常が続く限り、温度センサ内蔵半導体素子QAはオン状態/オフ状態の遷移を繰り返し続けて、ピンチオフ領域に留まり、最終的に過熱遮断に至る。

20

【0105】上記基本構想を実現し、かつ制御を最適化するために、過電流判定値は次の2つの条件を満足しなければならない。第1に、正常電流範囲では温度センサ内蔵半導体素子QAを絶対にオフさせないことである。第2に、オーミック領域で過電流と判定した後は、配線異常が改善されない限り、ピンチオフ領域で温度センサ内蔵半導体素子QAはオン状態/オフ状態への遷移を繰り返し行い続けることである。これはオン/オフ制御の周期を安定させるために必要である。オン/オフ制御の周期を安定させることは制御の安定性につながる。

【0106】上記第1および第2の条件を満足させるためには、オーミック領域の過電流判定値を「正常電流最大値+ α 」の電流値(相当するVDSA-VDSB)に設定し、ピンチオフ領域の過電流判定値を「正常電流最大値+ β 」に設定する必要がある。とのとき α > β とする。つまり、 $\alpha-\beta$ がビンチオフ領域に留まらせるために必要なオフセット量である。

【0107】〔第3の実施形態〕次に、第3の実施形態の電源供給制御装置について、図10を参照して説明する。第2の実施形態の電源供給制御装置における回路構成(図9)との違いは、リファレンスFETQBのゲートTGに接続せず、リファレンスFETQBのゲート抵抗としてR41を追加し、該抵抗R41の他端を温度センサ内蔵半導体素子QAのゲートGに接続している。それ以外は第2の実施形態の回路構成と同じである。なお、図10中の点線で囲った部分110cはアナログ集積化されるチップ部分を示す。

[0108]また、抵抗R41の抵抗値は、R41=1 000×R7に設定する必要がある。例えば、R7=1 0 $[k\Omega]$ とした場合にはR41=10 $[M\Omega]$ となる。非常に高い抵抗値になるので、コスト、生産性を考慮するトランジスタ数比を1:100位にして、R41=1 $[M\Omega]$ 位になるようにすることが望ましい。

【0109】なお、本実施形態の電源供給制御装置の動作は第2の実施形態と同等であり、第1の実施形態と同等の効果を奏する。

【0110】る。

【0111】〔変形例〕次に、名実施形態の電源供給制

御装置の変形例について、図11を参照して説明する。以上の各実施形態の説明では、基準電圧生成手段を固定(上述の説明では、5 [A]負荷相当に固定)しておき、第2負荷(抵抗Rr)の変更には過電流判定値を変化させて対応していた。即ち、使用最大負荷に合わせて抵抗R1、R2、R3を設定してチップを作成し、負荷102が小さい場合はチップ外部に抵抗R2に並列に可変抵抗RVを追加して、過電流判定値を下げていた。

【0112】との方法では次のような問題点がある。第 1 に、過電流判定値が大きくなるほど制御精度は低下する。第2 に、ピンチオフ領域とオーミック領域では過電流判定値を変える必要がある。この場合ピンチオフ領域の過電流判定値は、厳密にはドレイン電流 I Dの立ち上がり勾配に合わせて設定する必要があるが、ドレイン電流 I D立ち上がり勾配は、配線インダクタンスおよび配線抵抗が変わると変化するので、ぴったりに設定することは難しい。

【0113】との対策として、基準電圧生成手段を負荷102に合わせて設定することが有効である。即ち、先ず、負荷102の最大電流値に相当する基準電圧生成手20段を設定する。次に、基準電圧生成手段におけるドレインーソース間電圧VDS(即ち、リファレンスFETQBのドレインーソース間電圧VDSB)を、負荷駆動トランジスタ(即ち、温度センサ内蔵半導体素子QAのドレインーソース間電圧VDSA)が少しでも越えれば過電流値と判定する。

【0114】この手法では、過電流判定値をピンチオフ領域とオーミック領域で変える必要はない。基準電圧生成手段のドレイン-ソース間電圧VDSを越えたか杏かで判定すれば良いから、検出精度はコンパレータCMP1の分解能だけで決まることになる。

【0115】また、温度ドリフト、ICロット間ばらつき、配線インダクタンスおよび配線抵抗の影響を除去でき、電源電圧の変動に対してもコンパレータCMPIが正常に作動する限り影響を受けない。したがって、誤差要素の少ない(ほとんど無い)電源供給制御装置を実現することができる。

【0116】なお、基準電圧生成手段の設定変更方法を まとめて列挙すれば、次のようなものが考えられる。

【0117】(a)抵抗Rrに並列に外部に可変抵抗R 40 Vを追加接続する。

【0118】(b)抵抗Rrをチップ外部に設置して、 仕様に合わせて選択・設定する。

【 0 1 1 9 】 (c) チップ内部の抵抗 R r の抵抗値を変える。

【0120】例えば、図11に示すように、チップ内部に数種類の抵抗 $Rr1\sim Rr4$ を並列に配置しておき、チップをパッケージするとき、またはベアチップ実装するときに、抵抗 $Rr1\sim Rr4$ の中からスイッチSW2により選択接続することにより、基準電圧生成手段の設 50

定値(基準)を目標の仕様に設定することが可能となる。これにより、電源供給制御装置を集積化する場合でも1種類のチップで複数の仕様をカバーすることが可能となる。また抵抗の可変設定により、負荷の種別(ヘッドランプ、駆動モータ等)に応じた完全短絡、不完全短絡の切り分けを確実に検出することが可能となり、短絡故障に対する保護を精度良く行うことができる。

【0121】以上説明した第1、第2、第3の実施形態並びに変形例に係る電源供給制御装置の回路構成においては、スイッチング素子、即ち温度センサ内蔵半導体素子QA、リファレンスFETQB、トランジスタQ5、Q6、過熱遮断用FETQSおよびFETQ11~Q54としてnチャネル型のものを使用したが、本発明に係る電源供給制御装置の回路構成はこれに限定されるものではなく、Pチャネル型のものを使用してもよい。但し、各スイッチング素子のオン/オフ制御を行うゲート電位が"L"/"H"レベルに逆転することに伴う回路変更が必要となる。

[0122]

【発明の効果】以上説明したように本発明の電源供給制御回路によれば、電流検出を行うために電力の供給経路に直列接続されるシャント抵抗を不要として装置の熱損失を抑え、ある程度の短絡抵抗を持つ不完全短絡などのレアショートが発生した場合の異常電流に対しても高速応答を可能とし、集積化が容易で安価であり、かつエンジンルーム内等の環境条件の厳しい部位に設置することが可能となる。

【0123】このため、ワイヤーハーネスの細径化、コストダウンが可能となり、また、車両組付性の向上、軽30 量化、及び安全性の向上が可能となる。

【図面の簡単な説明】

【図1】本発明に係る電源供給制御装置の車両における 配置構成を示す説明図である。

【図2】本発明に係る電源供給制御装置の原理説明用の 回路構成図である。

【図3】本発明の第1の実施形態の電源供給制御装置の 回路構成図である。

【図4】実施形態で使用する半導体スイッチ(温度センサ内蔵半導体素子)の詳細な回路構成図である。

【図5】実施形態の電源供給制御装置が利用する原理説明図(その1)であり、オフ状態からオン状態への遷移時のドレイン-ソス間電圧の立ち下がり特性の説明図である。

【図6】実施形態の電源供給制御装置が利用する原理説明図(その2)であり、概念的回路図である。

【図7】実施形態の電源供給制御装置が利用する原理説明図(その3)であり、温度センサ内蔵半導体素子のドレイン電流とゲートーソース間電圧との特性を説明する説明図である。

50 【図8】短絡故障時および通常動作時の実施形態の電源



供給制御装置における半導体スイッチの電流(a)と電圧(b)を例示する波形図である。

【図9】本発明の第2の実施形態の電源供給制御装置の 回路構成図である。

【図10】本発明の第3の実施形態の電源供給制御装置の回路構成図である。

【図11】変形例の電源供給制御装置における第2負荷 (抵抗)の構成を説明する回路図である。

【図12】従来の電源供給制御装置の車両における配置 構成を示す説明図である。

【図13】従来のカレントミラー方式による電源供給制御装置の原理説明用の回路構成図である。

【図14】従来の半導体スイッチを備えた電源供給制御 装置の回路構成図である。

【符号の説明】

101 電源

102 負荷

105 突入電流マスク回路

106 過熱遮断促進回路

107 オン/オフ回数積算回路

*110a~110e チップ構成部分

111 駆動回路(制御手段)

QA 温度センサ内蔵半導体素子(半導体スイッチ)

24

RG 内部抵抗

QB リファレンスFET (第2半導体スイッチ)

Rr, Rrl~Rr4 抵抗(第2負荷)

Q5, Q6 トランジスタ

Q11~Q54 FET

СМР1 コンパレータ (検出手段)

10 R1~R55 抵抗

RV 可変抵抗

ZD1, ZD2 ツェナーダイオード

D1~D51 ダイオード

C11~C31 コンデンサ

121 温度センサ

122 ラッチ回路

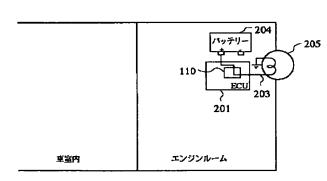
QS 過熱遮断用FET

SW1, SW2 スイッチ

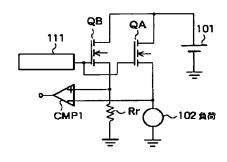
VB 電源電圧

*20 VP チャージボンプ出力電圧

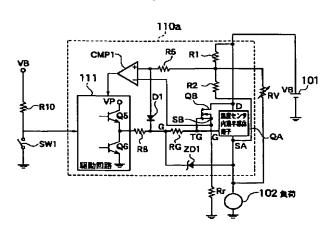
【図1】



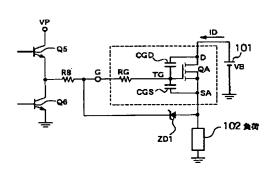
【図2】



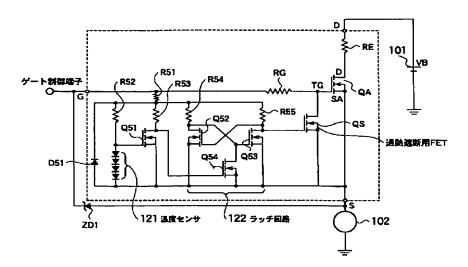
[図3]



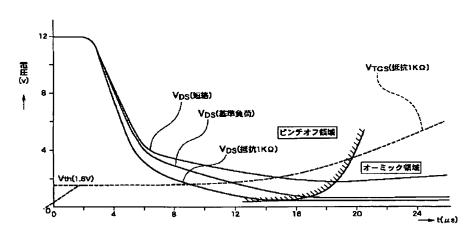
【図6】



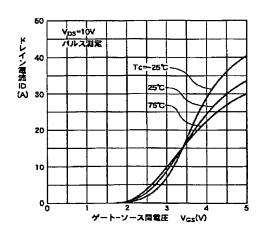
【図4】



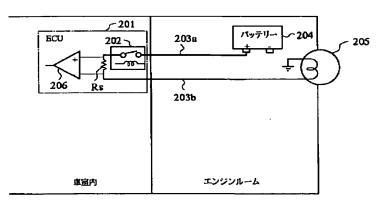
[図5]



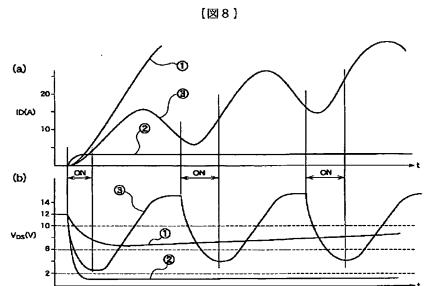
【図7】

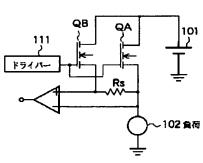


【図12】

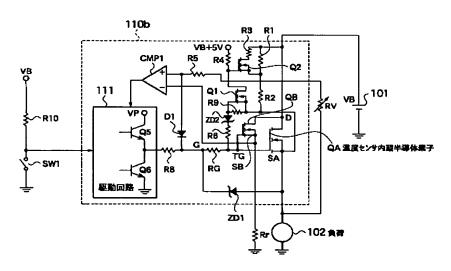


【図13】

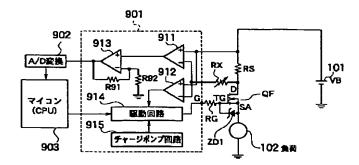


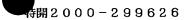


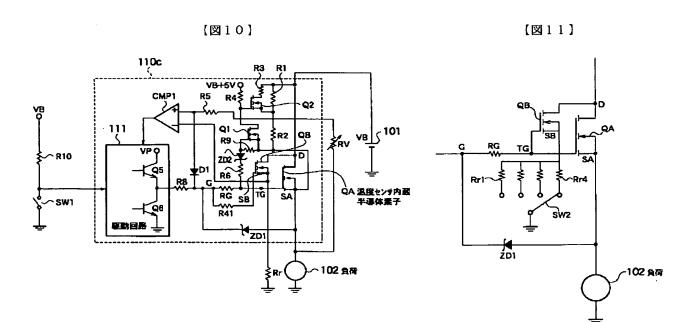
【図9】



【図14】









(11)Publication number:

2000-299626

(43) Date of publication of application: 24.10.2000

(51)Int.CI.

H03K 17/08 H02H 3/087 H03K 17/687

(21)Application number: 2000-033514

(71)Applicant: YAZAKI CORP

(22)Date of filing:

10.02.2000

(72)Inventor: ASAKURA TOSHIYUKI

(30)Priority

Priority number: 11074253

Priority date: 14.02.1999

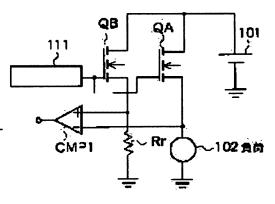
Priority country: JP

(54) POWER SUPPLY CONTROLLER

(57)Abstract:

PROBLEM TO BE SOLVED: To make integration easy and inexpensive and to enable installation at the spot of hostile environments such as inside an engine room by suppressing a heat loss without requiring a shunt resistor, and enabling a high-speed response even to an abnormal current in the case of layer short-circuitting such as incomplete short- circuitting having a certain degree of short-circuit resistance.

SOLUTION: This device is arranged at the spot of hostile environmentals such as inside the engine room and provided with a semiconductor device QA with builtin temperature sensor, a reference FET QB connected parallel with this device QA, a comparator CMP1 for comparing a voltage between the main electrodes of the semiconductor device QA with built-in temperature sensor with a voltage between the main electrodes of the reference FET QB and a driver 111 for supplying a control voltage to the control electrodes of the semiconductor device QA with built-in temperature



sensor and the reference FET QB corresponding to the output of this comparator CMP1. Then, the abnormal current of the semiconductor device QA with built-in temperature sensor is detected, when the abnormal current is generated, a current vibration is generated by turning on/off the semiconductor device QA with built-in temperature sensor and with this current vibration, the semiconductor device QA is cut off.

LEGAL STATUS

[Date of request for examination]

Date of sending the examiner's decision of rejection]

Kind of final disposal of application other than

the examiner's decision of ejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office